



Docket: 740819-000464

#4
9/18/01
Jude

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT application of)
TOSHIYA FUKUHISA)
Serial No. 09/717,137)
Filed: 11/22/2000)
For: SEMICONDUCTOR LASER)
DEVICE AND METHOD FOR)
FABRICATING THE SAME)

Group Art Unit: Unassigned

CERTIFICATE OF MAILING

I hereby certify that this correspondence is being deposited with The United States Postal Service with sufficient postage as First Class Mail in an envelope addressed to: Commissioner for Patents, Washington, D.C. 20231, on 5/23/01

Eric J. Robinson

TRANSMITTAL OF PRIORITY DOCUMENT AND CLAIM OF FOREIGN
FILING DATE PURSUANT TO 35 U.S.C. § 119

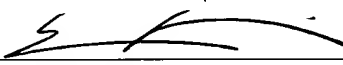
Commissioner for Patents

Washington, D.C. 20231

Sir:

At the time of filing the above-references application, benefit of foreign priority under 35 U.S.C. § 119 was claimed. Submitted herewith is a certified copy of priority document number 11-333783 to perfect the claim of priority. Acknowledgment is respectfully requested.

Respectfully submitted,


Eric J. Robinson
Reg. No. 38,285

Nixon Peabody LLP
8180 Greensboro Drive, Suite 800
McLean, Virginia 22102
(703) 790-9110



日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1 9 9 9 年 1 1 月 2 5 日

出 願 番 号

Application Number:

平成 1 1 年 特 許 願 第 3 3 3 7 8 3 号

出 願 人

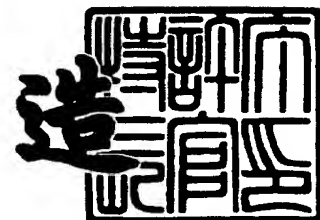
Applicant (s):

松下電子工業株式会社

2 0 0 0 年 1 1 月 1 7 日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出 証 番 号 出 証 特 2 0 0 0 - 3 0 9 6 4 2 3

【書類名】 特許願

【整理番号】 2925010057

【提出日】 平成11年11月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/18

【発明者】

 【住所又は居所】 大阪府高槻市幸町 1 番 1 号 松下電子工業株式会社内

 【氏名】 福久 敏哉

【特許出願人】

 【識別番号】 000005843

 【氏名又は名称】 松下電子工業株式会社

【代理人】

 【識別番号】 100097445

 【弁理士】

 【氏名又は名称】 岩橋 文雄

【選任した代理人】

 【識別番号】 100103355

 【弁理士】

 【氏名又は名称】 坂口 智康

【選任した代理人】

 【識別番号】 100109667

 【弁理士】

 【氏名又は名称】 内藤 浩樹

【手数料の表示】

 【予納台帳番号】 011316

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809939

【プルーフの要否】 不要

【書類名】 明細書

【発明の名称】 半導体レーザ素子およびその製造方法

【特許請求の範囲】

【請求項 1】 基板と、前記基板の上に形成されたバッファ層と、前記バッファ層の上に並列に形成された複数の活性層とを有し、前記複数の活性層のうち少なくとも 2 つが組成の異なる半導体よりなる層を含む半導体レーザ素子。

【請求項 2】 前記バッファ層が III-V 族化合物半導体よりなる請求項 1 記載の半導体レーザ素子。

【請求項 3】 前記 III-V 族化合物半導体が As を含む請求項 2 記載の半導体レーザ素子。

【請求項 4】 前記 III-V 族化合物半導体が GaAs である請求項 2 記載の半導体レーザ素子。

【請求項 5】 前記基板を形成する材料の組成と前記バッファ層を形成する材料の組成とが同一である請求項 1 記載の半導体レーザ素子。

【請求項 6】 基板と、前記基板の上に並列に形成された半導体よりなる複数の活性層と、前記基板と前記活性層との間に設けられたエッチング制御層とを有する半導体レーザ素子。

【請求項 7】 前記基板が GaAs よりなり、前記エッチング制御層が P を含む III-V 族化合物半導体よりなる請求項 6 記載の半導体レーザ素子。

【請求項 8】 前記基板と前記エッチング制御層との間にバッファ層が形成された請求項 6 記載の半導体レーザ素子。

【請求項 9】 前記バッファ層が GaAs よりなり、前記エッチング制御層が P を含む III-V 族化合物半導体よりなる請求項 8 記載の半導体レーザ素子。

【請求項 10】 前記エッチング制御層が $(Al_vGa_{1-v})_wIn_{1-w}P$ ($0 \leq v \leq 1$ 、 $0 \leq w \leq 1$) よりなる請求項 7 または 9 記載の半導体レーザ素子。

【請求項 11】 前記エッチング制御層の厚さが $0 \mu m$ より大きく $0.1 \mu m$ 以下である請求項 6 ないし 9 のいずれかに記載の半導体レーザ素子。

【請求項 12】 前記基板と前記複数の活性層との間に、 $Al_rGa_{1-r}As$ ($0 \leq r \leq 1$) からなるバッファ層と、 $(Al_vGa_{1-v})_wIn_{1-w}P$ ($0 \leq v \leq 1$

、 $0 \leq w \leq 1$) からなるエッチング制御層とを交互に 2 層以上積層した半導体多層構造を有する請求項 5 記載の半導体レーザ素子。

【請求項 1 3】 前記複数の活性層が $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) からなる第 1 の活性層と $(Al_tGa_{1-t})_uIn_{1-u}P$ ($0 \leq t \leq 1$ 、 $0 \leq u \leq 1$) からなる第 2 の活性層とを含む請求項 1 または 5 記載の半導体レーザ素子。

【請求項 1 4】 基板の上にエッチング制御層と第 1 の活性層とを順に含む複数の半導体層を形成する工程と、前記複数の半導体層の一部を前記エッチング制御層が露出するまでエッチングする工程と、前記露出されたエッチング制御層の上に第 2 の活性層を含む複数の半導体層を形成する工程とを有する半導体レーザ素子の製造方法。

【請求項 1 5】 前記複数の半導体層の一部をエッチングする工程に関し、前記エッチング制御層のエッチング速度が他の半導体層のエッチング速度よりも小さい請求項 1 4 記載の半導体レーザ素子の製造方法。

【請求項 1 6】 前記エッチング制御層が $(Al_vGa_{1-v})_wIn_{1-w}P$ ($0 \leq v \leq 1$ 、 $0 \leq w \leq 1$) よりなり、前記他の半導体層のうちの少なくとも 1 つが $Al_sGa_{1-s}As$ ($0 \leq s \leq 1$) よりなる請求項 1 5 記載の半導体レーザ素子の製造方法。

【請求項 1 7】 前記エッチング制御層が $Al_sGa_{1-s}As$ ($0 \leq s \leq 1$) よりなり、前記他の半導体層のうちの少なくとも 1 つが $(Al_vGa_{1-v})_wIn_{1-w}P$ ($0 \leq v \leq 1$ 、 $0 \leq w \leq 1$) よりなる請求項 1 5 記載の半導体レーザ素子の製造方法。

【請求項 1 8】 前記基板が $GaAs$ よりなり、前記エッチング制御層が P を含む III-V 族化合物半導体よりなる請求項 1 4 記載の半導体レーザ素子の製造方法。

【請求項 1 9】 前記基板の上にエッチング制御層と第 1 の活性層とを順に含む複数の半導体層を形成する工程が、基板の上にバッファ層、エッチング制御層および第 1 の活性層を順に含む複数の半導体層を形成する工程である請求項 1 4 記載の半導体レーザ素子の製造方法。

【請求項 2 0】 前記バッファ層が $GaAs$ よりなり、前記エッチング制御層

が P を含む III - V 族化合物半導体よりなる請求項 1 9 記載の半導体レーザ素子の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、主に光ディスク用ピックアップの光源に使用される半導体レーザ素子に関するものである。

【0 0 0 2】

【従来の技術】

デジタルビデオディスク (Digital Video Disk、以下 DVD という) の光源として用いられる赤色半導体レーザ素子は波長 6 3 0 ~ 6 9 0 nm 帯の発振波長を持つ。これは従来のコンパクトディスク (Compact Disc、以下 CD という) に用いられている赤外半導体レーザ素子の波長 7 8 0 nm 帯より短波長であり、DVD および CD 上のいずれのデータの読み込みも可能である。しかし追記型 CD (以下 CD - R という) のような有機化合物を記録媒体に用いた光ディスクは、その反射率の波長依存性が強いなどの理由から、赤色半導体レーザ素子で CD - R のデータを読み込むことが不可能であり、赤外半導体レーザ素子が必要となる。したがって DVD および CD - R の読み込みを可能にするためには、赤色半導体レーザ素子および赤外半導体レーザ素子の 2 つの光源を例えば光ピックアップに備える必要がある。

【0 0 0 3】

2 つの光源を集積する方法として、光ピックアップ内に赤色半導体レーザ素子および赤外半導体レーザ素子を独立に配置するハイブリッド集積と、同一基板上に赤色半導体レーザ構造および赤外半導体レーザ構造を集積するモノリシック集積がある。技術的難易度および生産性の観点から、現在は前者の集積が主流である。しかし、今後の光ピックアップの小型化、低コスト化を押し進めていくためには後者のモノリシックの方が有利となる可能性がある。

【0 0 0 4】

赤色半導体レーザ構造および赤外半導体レーザ構造の集積化の例としては、第

60回秋期応用物理学会学術講演会 3 a - Z C - 1 0 (1999年)に記載されている。これは、GaAs基板上に650nm帯赤色半導体レーザ構造と780nm帯赤外半導体レーザ構造を同一基板上に、基板に平行な方向に並べて集積した素子である。

【0005】

赤色半導体レーザ構造はAlGaInP系混晶、赤外半導体レーザ構造はAlGaAs系混晶により構成される。同一基板上に、基板に平行な方向に並べて集積する場合には、まず一方のレーザ構造を積層した後、一部をエッチングして、その上にもう一方のレーザ構造を積層する、という工程で製造する。

【0006】

図3に従来の赤色半導体レーザ構造および赤外半導体レーザ構造を集積した半導体レーザ素子の断面を、図4にこの半導体レーザ素子の一般的に考えられる基本的な製造工程の一例を示し、以下に説明する。

【0007】

まず、n型GaAs基板101の上に、n型GaAsバッファ層102、赤外半導体レーザ構造を構成するn型AlGaAsクラッド層103、GaAs活性層104、p型AlGaAsクラッド層105を積層する(図4(a))。

【0008】

次に、n型AlGaAsクラッド層103、GaAs活性層104、p型AlGaAsクラッド層105の一部を、n型GaAs基板101が露出するまでエッチングする(図4(b))。

【0009】

続いて、露出したn型GaAs基板101の上に赤色半導体レーザ構造を構成するn型AlGaInPクラッド層106、GaInP活性層107、p型AlGaInPクラッド層108を積層する(図4(c))。

【0010】

その後、n型AlGaInPクラッド層106、GaInP活性層107、p型AlGaInPクラッド層108の一部をエッチングし(図4(d))、で電極109、110および111を蒸着して図3に示す半導体レーザ素子を完成さ

せる。

【0011】

【発明が解決しようとする課題】

赤色半導体レーザ構造を良好な結晶性で成長するためには、図4（b）に示すエッチング工程において、露出したn型GaAs基板101の表面が十分平坦で、かつ表面の結晶性が十分良好であることが要求される。しかし、例えば図4（a）に示す工程において、n型GaAsバッファ層102の成長初期過程で結晶成長装置内の汚染物の混入などが原因でn型GaAs基板101とn型GaAsバッファ層102との界面の結晶性を悪化したり、結晶成長前の段階でn型GaAs基板101表面の欠陥や汚染など生じたりしてn型GaAs基板101の表面が平坦でなかったり、表面の結晶性を悪化したりすることがあった。

【0012】

上記課題に鑑み、本発明は良好な結晶性を有する基板の上、または基板上に形成された良好な結晶性を有する半導体層の上に、複数の活性層が並列に形成された半導体レーザ構造の結晶性を良好にする技術を提供するものである。

【0013】

【課題を解決するための手段】

上記課題を解決するために本発明の半導体レーザ素子は、基板と、前記基板の上に形成されたバッファ層と、前記バッファ層の上に並列に形成された複数の活性層とを有し、前記複数の活性層のうち少なくとも2つが組成の異なる半導体よりなる層を含むものである。

【0014】

この構成により、基板と複数の活性層との間にバッファ層が形成されているので、基板表面での結晶性の悪化や基板表面に存在する欠陥や汚染等をバッファ層に吸収させることができ、その上に形成される活性層の結晶性を良好にすることができる。

【0015】

本発明の半導体レーザ素子は、かかる構成につき、前記バッファ層がGaAsよりなるものである。

【0016】

この構成により、さらにバッファ層がGaAsよりなるので、バッファ層を露出させた時にバッファ層の表面が酸化するのを防止することができる。

【0017】

本発明の半導体レーザ素子は、基板と、前記基板の上に並列に形成された半導体よりなる複数の活性層と、前記基板と前記活性層との間に設けられたエッチング制御層とを有するものである。

【0018】

この構成により、基板と活性層との間にエッチング制御層を設けているので、エッチング制御層の手前でエッチングが停止して基板が露出しないようにすることができる。

【0019】

本発明の半導体レーザ素子は、かかる構成につき、基板とエッチング制御層との間にバッファ層が形成されたものである。

【0020】

この構成により、さらにバッファ層の手前でエッチングを停止させてバッファ層を露出させないようにすることができるとともに、バッファ層をオーバーエッチングしてバッファ層の表面の平坦性を悪化させるのを防止することができる。

【0021】

本発明の半導体レーザ素子の製造方法は、基板の上にエッチング制御層と第1の活性層とを順に含む複数の半導体層を形成する工程と、前記複数の半導体層の一部を前記エッチング制御層が露出するまでエッチングする工程と、前記露出されたエッチング制御層の上に第2の活性層を含む複数の半導体層を形成する工程とを有するものである。

【0022】

この構成により、複数の半導体層の一部を前記エッチング制御層が露出するまでエッチングするので、基板を露出させないようにすることができる。

【0023】

本発明の半導体レーザ素子の製造方法は、かかる構成につき、複数の半導体層

の一部をエッチングする工程に関し、エッチング制御層のエッチング速度が他の半導体層のエッチング速度よりも小さいものである。

【 0 0 2 4 】

この構成により、さらにエッチング制御層のエッチング速度が他の半導体層のエッチング速度よりも小さいので、エッチング制御層においてエッチングを停止させることができる。

【 0 0 2 5 】

【発明の実施の形態】

本発明の半導体レーザ素子およびその製造方法に係る実施の形態について、図面を用いて説明する。

【 0 0 2 6 】

図 1 に本発明の実施の形態に係る半導体レーザ素子の断面を、図 2 にこの半導体レーザ素子の製造工程の一例を示す。

【 0 0 2 7 】

本発明の半導体レーザ素子は、n 型 GaAs 基板 1 の上に、n 型 GaAs バッファ層 2、n 型 GaInP よりなるエッチング制御層 12、n 型 GaAs 層 13、赤外半導体レーザ構造を構成する n 型 AlGaAs クラッド層 3、GaAs 活性層 4、p 型 AlGaAs クラッド層 5 が積層されて赤外レーザ構造が形成され、n 型 GaInP よりなるエッチング制御層 12 の上の赤外レーザ構造が形成されていない領域の上に n 型 AlGaInP クラッド層 6、GaInP 活性層 7 および p 型 AlGaInP クラッド層 8 を積層して赤色レーザ構造が形成され、さらに電極 9、10 および 11 が形成されたものである。

【 0 0 2 8 】

この構成により、n 型 GaAs 基板 1 と GaAs 活性層 4 および GaInP 活性層 7 との間に n 型 GaAs バッファ層 2 が形成されているので、n 型 GaAs 基板 1 表面での結晶性の悪化や基板表面に存在する欠陥や汚染等を n 型 GaAs バッファ層 2 に吸収させることができ、その上に形成される GaAs 活性層 4 および GaInP 活性層 7 の結晶性を良好にすることができて光学のおよび電氣的に特性が良好な半導体レーザ素子を得ることができる。

【0029】

特にn型GaAsバッファ層2は酸化されにくく、n型GaAsバッファ層2バッファ層を露出させた時に表面を清浄なものにすることができる。

【0030】

また、この構成により、n型GaInPよりなるエッチング制御層12が設けられているので、エッチング制御層12の手前でエッチングが停止してn型GaAsバッファ層2が露出しないようにすることができる。その結果、エッチング制御層12の下に形成されたn型GaAsバッファ層2の平坦性をエッチング制御層12において保つことができ、GaAs活性層4およびGaInP活性層7の結晶性を良好にすることができる。その結果、光学的および電氣的に特性が良好な半導体レーザ素子を得ることができる。

【0031】

次に、この実施の形態に係る本発明の半導体レーザ素子の製造工程について説明する。

【0032】

まず、n型GaAs基板1の上に、n型GaAsバッファ層2、n型GaInPよりなるエッチング制御層12、n型GaAs層13、赤外半導体レーザ構造を構成するn型AlGaAsクラッド層3、GaAs活性層4、p型AlGaAsクラッド層5を積層する(図2(a))。

【0033】

次にn型AlGaAsクラッド層3、GaAs活性層4、p型AlGaAsクラッド層5の一部を、n型GaAs層13が露出するまでエッチングし(図2(b))、さらに、AlGaInPのエッチング速度に対してGaAsのエッチング速度が大きい硫酸：過酸化水素水=1：1の溶液を用いて、n型GaInPよりなるエッチング制御層12が露出するまでn型GaAs層13をエッチングする。このときn型GaAsバッファ層2を0.01 μ m程度、n型GaInPよりなるエッチング制御層12を0.01 μ m程度、n型GaAs層13を0.3 μ m程度に設定すれば、赤外半導体レーザ構造の成長に対しては、基板表面の欠陥や汚染などの情報を伝達しないための十分な厚みである、エッチング制御層1

2 および n 型 GaAs 層 13 を含むバッファ層が得られ、また赤色半導体レーザ構造の成長に対しては、n 型 GaAs バッファ層 2 の厚さが十分薄い、すなわち成長時間が非常に短いため、結晶成長装置内の汚染物の混入などの影響が非常に小さくなる。したがって n 型 GaAs バッファ層 2 を露出するためのエッチングにおいて、十分均一で平坦な成長表面が得られるため、高品質な赤色半導体レーザ構造の結晶成長が容易に可能となる。

【0034】

続いて、赤色半導体レーザ構造を構成する n 型 AlGaInP クラッド層 6、GaInP 活性層 7、p 型 AlGaInP クラッド層 8 を積層する（図 2（c））。

【0035】

その後、n 型 AlGaInP クラッド層 6、GaInP 活性層 7、p 型 AlGaInP クラッド層 8 の一部をエッチングし（図 2（d））、電極 9、10、11 を蒸着して図 1 に示す半導体レーザ素子を完成させる。

【0036】

この構成により、n 型 GaInP よりなるエッチング制御層 12 が露出するまで p 型 AlGaAs クラッド層 5、GaAs 活性層 4 および n 型 GaAs 層 13 をエッチングするので、n 型 GaAs バッファ層 2 を露出させないようにすることができる。その結果、エッチング制御層 12 の下に形成された n 型 GaAs バッファ層 2 の平坦性をエッチング制御層 12 において保つことができ、GaAs 活性層 4 および GaInP 活性層 7 の結晶性を良好にすることができ、光学的および電氣的に特性が良好な半導体レーザ素子を得ることができる。

【0037】

また、この構成により、n 型 GaInP よりなるエッチング制御層 12 のエッチング速度が p 型 AlGaAs クラッド層 5、GaAs 活性層 4 および n 型 GaAs 層 13 のエッチング速度よりも小さいので、n 型 GaInP よりなるエッチング制御層 12 においてエッチングを停止させることができる。その結果、エッチング制御層 12 の下に形成された n 型 GaAs バッファ層 2 の平坦性をエッチング制御層 12 において保つことができる。

【0038】

なお、上記実施の形態において、以下に示す置き換えを行っても同様の効果が得られる。

【0039】

エッチング制御層 12 を n 型 GaAs 基板 1 の上に直接積層してもよい。そのようにすれば n 型 GaAs 基板 101 に対するオーバーエッチングを防止することができる。

【0040】

エッチング制御層 12 として $(Al_vGa_{1-v})_wIn_{1-w}P$ ($0 \leq v \leq 1$, $0 \leq w \leq 1$) を用いてもよい。

【0041】

エッチング制御層 12 の厚さとしては、 $0 \mu m$ より大きく $0.1 \mu m$ 以下であれば、n 型 GaAs 基板 1 または n 型 GaAs バッファ層 2 の平坦性を保つことができるので特によい。

【0042】

n 型 GaAs 基板 1 と GaAs 活性層 4 および GaInP 活性層 7 との間に、 $Al_rGa_{1-r}As$ ($0 \leq r \leq 1$) からなるバッファ層と、 $(Al_vGa_{1-v})_wIn_{1-w}P$ ($0 \leq v \leq 1$, $0 \leq w \leq 1$) からなるエッチング制御層とを交互に 2 層以上積層した半導体多層構造を形成してもよい。

【0043】

また、図 2 (b) に示す工程において、n 型 GaInP よりなるエッチング制御層 12 を露出した後に、さらに GaAs のエッチング速度に対して $AlGaInP$ のエッチング速度が大きい塩酸溶液を用いて、n 型 GaAs バッファ層 2 が露出するまで n 型 GaInP よりなるエッチング制御層 12 をエッチングしてもよい。

【0044】

そのようにすれば、今度は n 型 GaInP よりなるエッチング制御層 12 のエッチングに対して n 型 GaAs バッファ層 2 がエッチング制御層の役割を果たす。

【0045】

GaAs 活性層 4 として $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) を用い、GaInP 活性層 7 として $(Al_tGa_{1-t})_uIn_{1-u}P$ ($0 \leq t \leq 1$ 、 $0 \leq u \leq 1$) を用いてもよい。また、GaAs 活性層 4 または GaInP 活性層 7 が単一量子井戸構造または多重量子井戸構造のものであってもよい。

【0046】

エッチング制御層 12 は必ずしも GaInP である必要はなく、GaAs とほぼ同じ格子定数を持ち、かつ GaAs とのエッチング選択比が十分大きく取れる層であればよい。また、エッチング制御層 12 は単層である必要はなく、第一の V 族元素（例えば As）を含む混晶と第二の V 族元素（例えば P）を含む混晶よりなる複数の層から成る構成でもよい。

【0047】

また、GaInP 活性層 107 を含む赤色レーザ構造を形成した場合に、エッチング制御層 12 として $Al_sGa_{1-s}As$ ($0 \leq s \leq 1$) を用いてもよい。そのようにすれば、GaInP 活性層 107 をはじめとする $(Al_tGa_{1-t})_uIn_{1-u}P$ ($0 \leq t \leq 1$ 、 $0 \leq u \leq 1$) よりなる層を選択的にエッチングすることが可能になる。

【0048】

【発明の効果】

以上説明したように本発明は、赤色半導体レーザ構造および赤外半導体レーザ構造を同一基板上に並列に並べて集積した半導体レーザ素子において、基板と活性層との間にエッチング制御層を導入することにより、赤色半導体レーザ構造および赤外半導体レーザ構造を構成するいずれの結晶も高品質なものとしてでき、光学的および電氣的に特性が良好な半導体レーザ素子を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の半導体レーザ素子の断面図

【図 2】

本発明の半導体レーザ素子の製造工程を示す断面図

【図 3】

従来の半導体レーザ素子の断面図

【図 4】

従来の半導体レーザ素子の製造工程を示す断面図

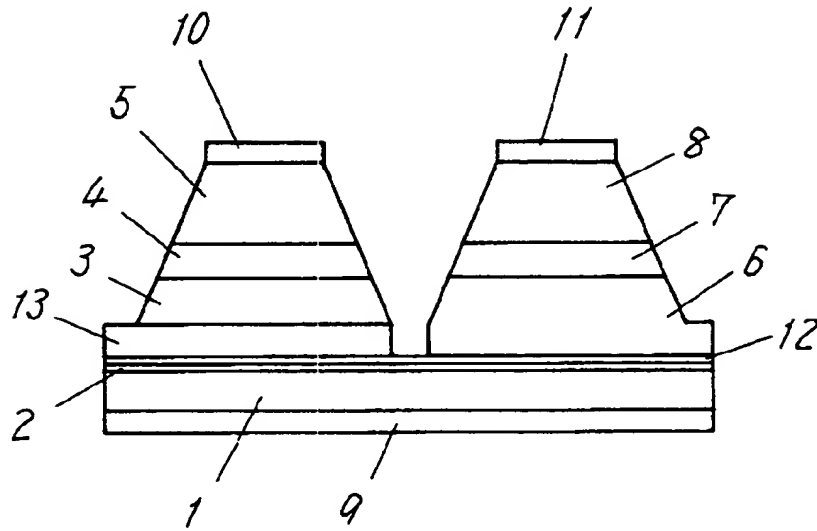
【符号の説明】

- 1 n 型 G a A s 基板
- 2 n 型 G a A s バッファ層
- 3 n 型 A l G a A s クラッド層
- 4 G a A s 活性層
- 5 p 型 A l G a A s クラッド層
- 6 n 型 A l G a I n P クラッド層
- 7 G a I n P 活性層
- 8 p 型 A l G a I n P クラッド層
- 9、10、11 電極
- 12 エッチング制御層
- 13 n 型 G a A s 層

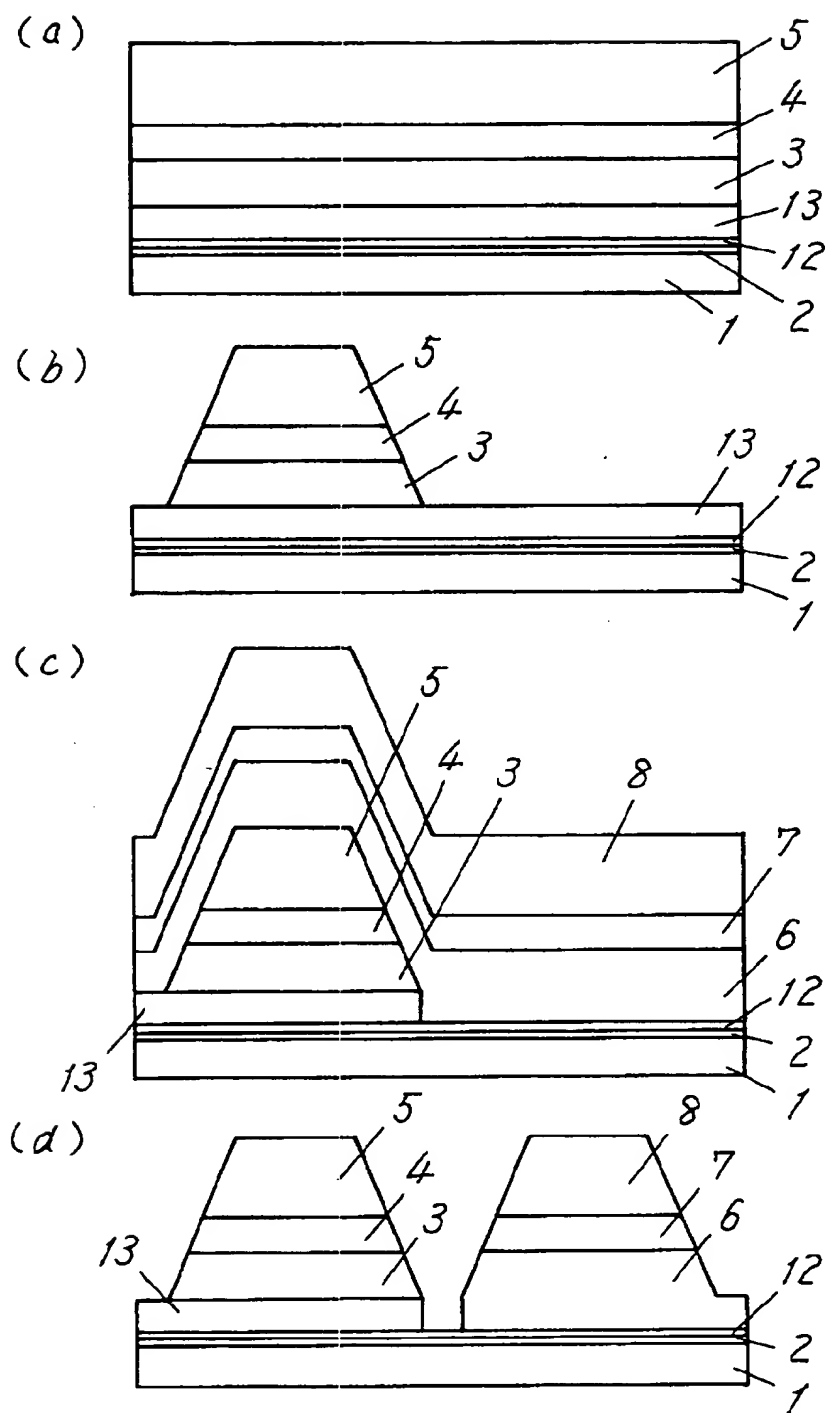
【書類名】

図面

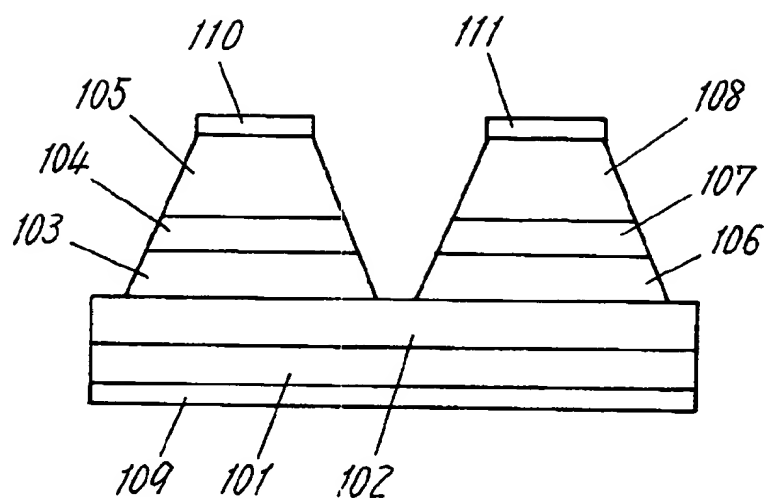
【図 1】



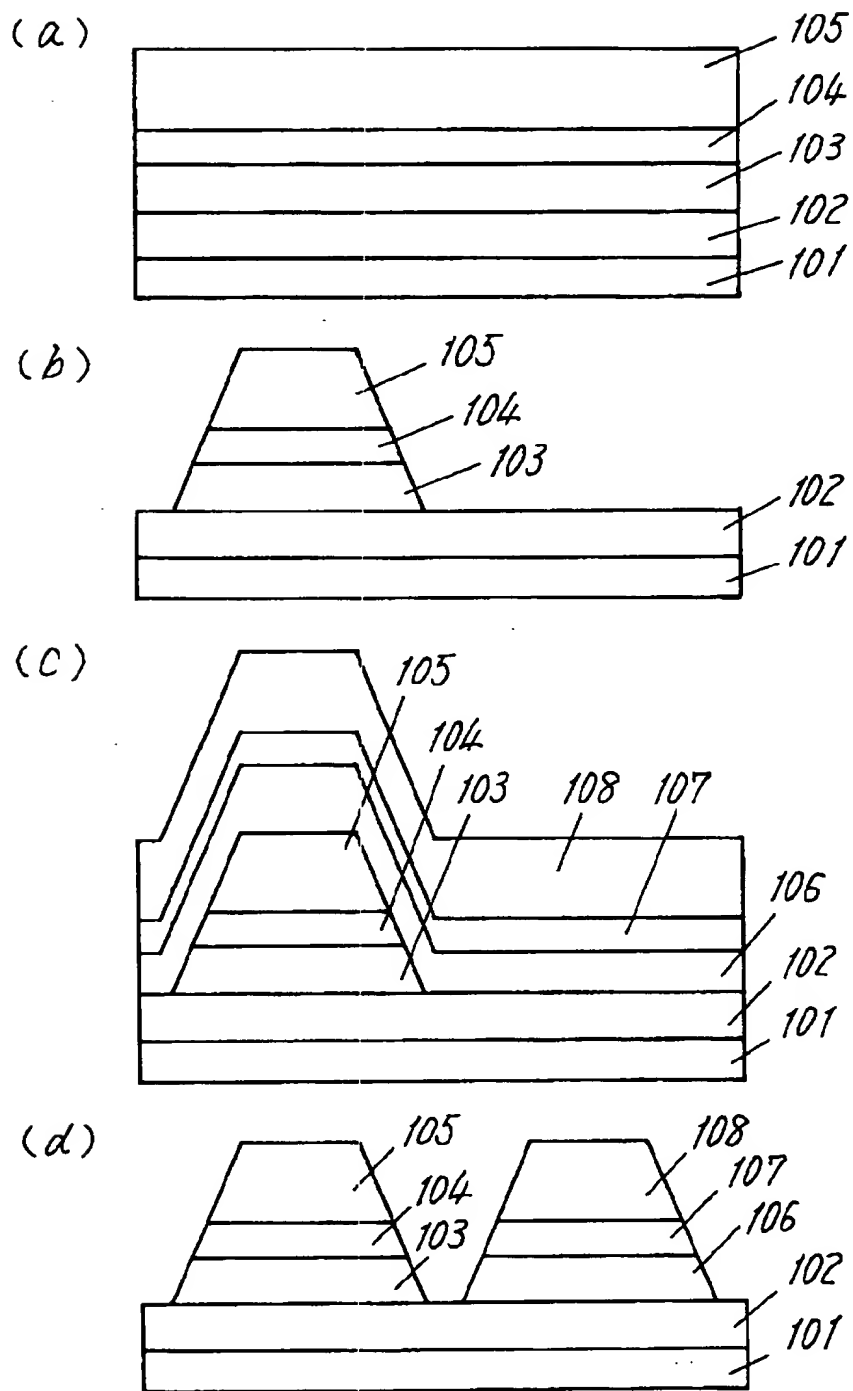
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 同一基板上に形成された赤色半導体レーザ構造と赤外半導体レーザ構造とを構成する結晶の品質を向上させる。

【解決手段】 n型GaAs基板1の上に、n型GaAsバッファ層2、n型GaInPよりなるエッチング制御層12、n型GaAs層13、赤外半導体レーザを構成するn型AlGaAsクラッド層3、GaAs活性層4、p型AlGaAsクラッド層5が積層されて赤外レーザ構造が形成され、n型GaInPよりなるエッチング制御層12の上の赤外レーザ構造が形成されていない領域の上にn型AlGaInPクラッド層6、GaInP活性層7およびp型AlGaInPクラッド層8を積層して赤色レーザ構造が形成され、さらに電極9、10および11が形成されたものである。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 4 3]

1. 変更年月日	1 9 9 3 年 9 月 1 日
[変更理由]	住所変更
住 所	大阪府高槻市幸町 1 番 1 号
氏 名	松下電子工業株式会社